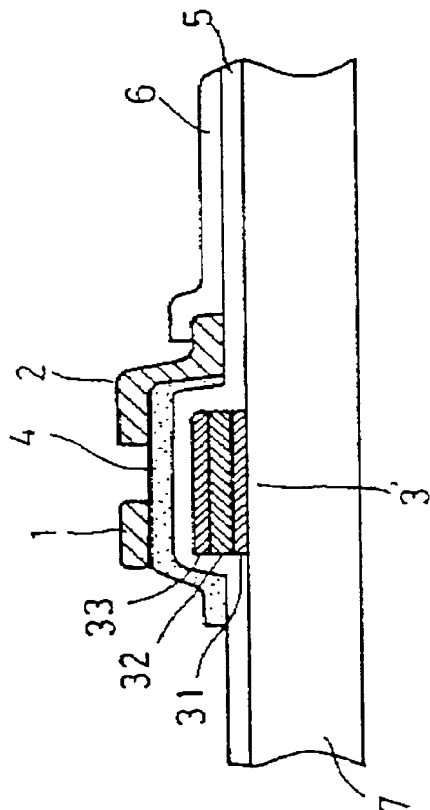


** Result [Utility-model] ** Format(P801) 10. Dec. 2001 1/ 1
Application no/date: 1985-126657 [1985/08/20]
Date of request for examination: [1989/03/13]
Public disclosure no/date: 1987- 34449 [1987/02/28]
Examined publication no/date (old law): []
Registration no/date: []
Examined publication date (present law): []
PCT application no: []
PCT publication no/date: []
Applicant: SANYO ELECTRIC CO LTD
Inventor: SENOO YUTAKA, OOIMA SUSUMU
IPC: H01L 29/78 G02F 1/133 , 327 G09F 9/35
H01L 29/40 H01L 29/62
Expanded classification: 422, 292, 449
Fixed keyword: R011, R096, R097
Title of invention: Thin film transistor
Abstract:

SUMMARY: Because a gate electrode was made 3 layer structure in the thin film transistor that a gate electrode, an insulation film, a semiconductor film, a drain electrode and a source electrode were laminated sequentially//A short-circuit accident with the short-circuit accident of a gate electrode and a semiconductor film, a gate electrode, a source electrode and a drain electrode is dissolved. Reliability of this seed TFT improves.
(Automatic Translation)



Other Translation

公開実用 昭和62- 34449

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭62-34449

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)2月28日

H 01 L 29/78
G 02 F 1/133
G 09 F 9/35
H 01 L 29/40
29/62

3 2 7

8422-5F
8205-2H
6810-5C
7638-5F
7638-5F

審査請求 未請求 (全 頁)

⑮ 考案の名称 薄膜トランジスタ

⑯ 実 願 昭60-126657

⑰ 出 願 昭60(1985)8月20日

⑱ 考 案 者	妹 尾 豊	守口市京阪本通2丁目18番地	三洋電機株式会社内
⑲ 考 案 者	大 今 進	守口市京阪本通2丁目18番地	三洋電機株式会社内
⑳ 出 願 人	三洋電機株式会社	守口市京阪本通2丁目18番地	
㉑ 代 理 人	弁理士 西野 卓嗣	外1名	

明 細 書

1. 考案の名称 薄膜トランジスタ

2. 実用新案登録請求の範囲

1) ゲート電極、絶縁膜、半導体膜、ドレイン電極並びにソース電極が順次積層された薄膜トランジスタに於いて、ゲート電極を3層構造とした事を特徴とする薄膜トランジスタ。

3. 考案の詳細な説明

(イ) 産業上の利用分野

本発明は薄膜トランジスタ(TFTと称す)に関し、特にアクティブマトリクス型の液晶表示装置のTFTのゲート電極構造に関するものである。

(ロ) 従来技術

アクティブマトリクス型の液晶表示装置は、三洋電機技報Vol.16, No.2, 1984に示されており、その構成は、第2図(a)の平面図及び同図(b)の断面図に示す如く複数本のゲート電極(3)ラインとそれらと直交する複数本のドレイン電極(1)ライン及びそれらの交点にTFTを形成して表示電極を結合した基板に対向電極が相對しその間に液

晶を挟持する形をとる。又その作製手順は次のとおりである。例えばガラス基板(7)上にクロム、金等からなるゲート電極(3)を形成し、その上にナイトライド膜等の絶縁膜(5)を堆積した後、例えばアモルファスシリコン膜(4)を堆積しチャンネル部を形成し、その後さらにアルミニウム等でドレイン、ソース電極(1)(2)を、ITO等で表示電極(6)を形成し、さらにその上に図示しないが配向膜を付け、液晶、対向電極、フィルター、偏光板を組み合わせる。

斯る構成のTFTに於いては、そのゲート電極(3)は詳しくは、下地^のクロム層(31)上に導電率の高い金層(32)が積層された2層構造をなしており、この下地のクロム層(31)が金層(32)とガラス基板(7)との間の密着性が悪いという欠点を解消しているのである。



(イ) 考案が解決しようとする問題点

しかしながら、上述の如きTFTのゲート電極(3)構造では、その表面の金層(32)と絶縁膜(5)との間での密着性が悪くなり、絶縁膜(5)が剥離されてし

まう不都合があつた。この事は、アモルファスシリコン膜(4)とゲート電極(3)との間で不要な短絡が生じるばかりか、このアモルファスシリコン膜(4)の欠落を招いて、ゲート電極(3)とソース電極(2)又はドレイン電極(1)との間での短絡事故が発生する恐れがあつた。

(二) 問題点を解決するための手段

本考案のTFTはガラス基板と絶縁膜との層間に設けられるゲート電極を3層構成としたものである。

(四) 作 用

本考案のTFTによれば、ゲート電極の3層構成の中間層に導電率の高い物質を用い、その上下両層にこの中間層物質とガラス基板並びに絶縁膜とに対して共に密着性の良い物質を採用する事によりゲート電極自体及び絶縁膜の剥離現象が抑制される。

(六) 実 施 例

第1図に本考案のTFTの一実施例の断面図を示す。尚、同図の平面図は第2図(a)と同一である

ので省略している。同図のTFTは従来例と同様にガラス基板(7)上にゲート電極(3)、絶縁膜(5)、アモルファスシリコン膜(4)、ドレイン電極(1)並びにソース電極(2)を形成したものであり、このソース電極(2)には表示電極(6)が結合されている。

斯る本考案実施例が第2図(a)の従来例と異なる所は、ゲート電極(3)の構成にあり、該電極(3)は下地のクロム層(31)と中間の金層(32)と上地のクロム層(33)とからなる3層構成となつている。

即ち、下地層(31)及び上地層(33)のクロムは一般的に密着性の高い金属物質であり、この場合でも中間層(32)の金、ガラス基板(7)のガラス、並びに絶縁膜(5)のナイトライドとの密着性に秀れているので、これ等各層が強固に結合され、この結果各層が剥離すると云う不都合はない。

以上の説明に於いては、ゲート電極として、クロム・金・クロムの3層構造を示した^{が、}各層の金属材質はこれに限られる事なく、クロム・銀・クロムあるいはニッケル・金・ニッケル等が可能である。

二字挿入



(ト) 考案の効果

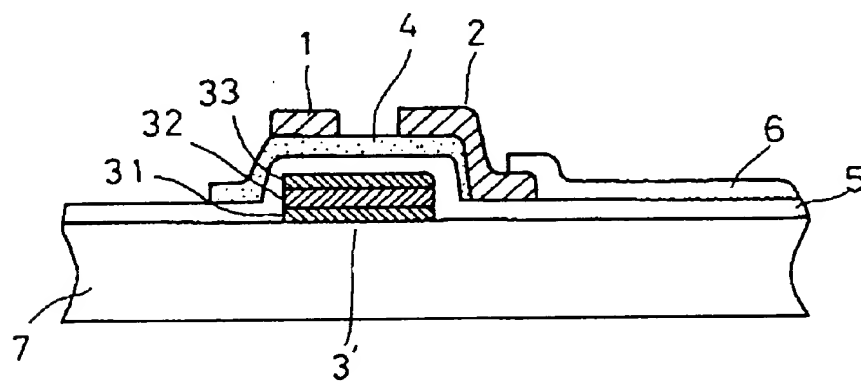
本考案のTFTはガラス基板と絶縁膜との層間に設けられるゲート電極を3層構成としたものである。ゲート電極の3層構成の中間層に導電率の高い物質を用い、その上下両層にこの中間層物質とガラス基板並びに絶縁膜とに対して共に密着性の良い物質を採用する事によりゲート電極自体及び絶縁膜の剥離現象が抑制される。従つて、ゲート電極と半導体膜との短絡事故、あるいはゲート電極とソース電極並びにドレイン電極との短絡事故が解消され、この種TFTの信頼性が大巾に向上する。

4. 図面の簡単な説明

第1図は本考案のTFTの断面図、第2図(a)及び(b)は従来のTFTの平面図及び断面図である。

(1)…ドレイン電極、(2)…ソース電極、(3)(3')…ゲート電極、(4)…アモルファスシリコン膜、(5)…絶縁膜、(6)…表示電極、(7)…ガラス基板、(31)(33)…クロム層、(32)…金層。

第1図



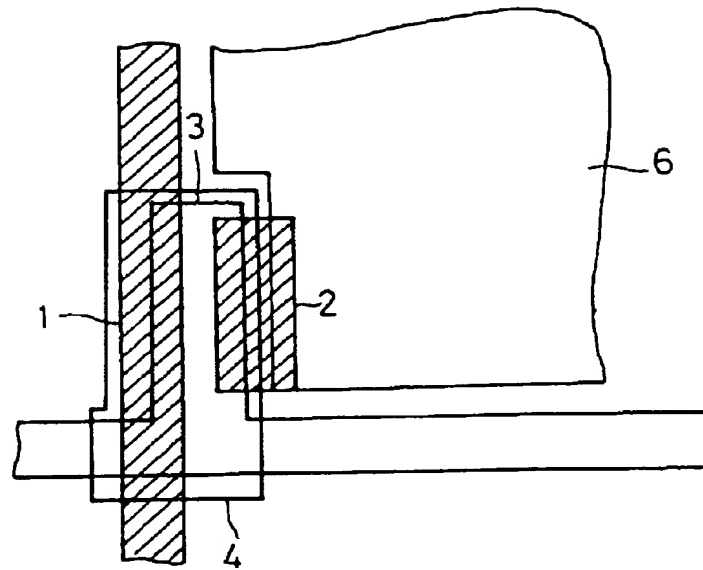
511 実開62-34449

出願人 三洋電機株式会社

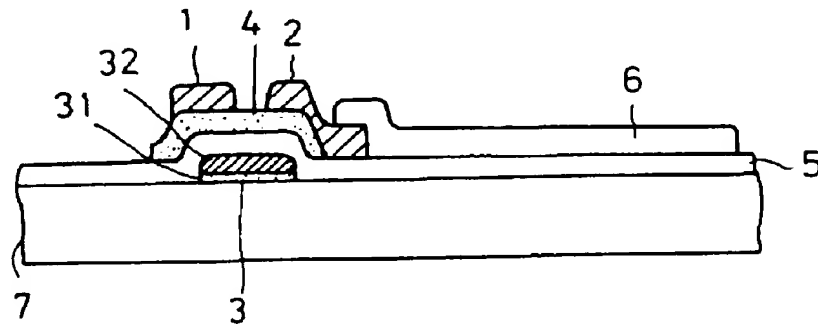
代理人 弁理士 佐野 静夫

第2図

(a)



(b)



昭和62-34449

出願人 三洋電機株式会社

代理人 弁理士 佐野 静夫